

Testverfahren und Teststrategien in der Elektronik

Der Einsatz neuer Technologien sowie der Wandel in der Qualitätssicherung (Prozesssicherung statt Endkontrolle) fordert ständige Anpassungen, Optimierungen und die Einführung neuer Testverfahren. In Teststrategien zu denken ist unabdingbar, wenn man für die heutigen und zukünftigen Produkte die Testkosten reduzieren und die Qualität steigern will.

Ziel der Weiterbildung

Das Seminar vermittelt den Teilnehmern das erforderliche Know-how für die heute aktuellen Testverfahren mit ihren Vor- und Nachteilen. Es zeigt die Erarbeitung von optimalen Teststrategien, Möglichkeiten der Fehlerabdeckung sowie die Integration der Testverfahren im Unternehmensumfeld auf. Die Betrachtung nur eines einzigen Testverfahrens führt nicht zu dem angestrebten Ziel der Kostenreduzierung und Qualitätssteigerung. Die optimale Teststrategie zu ermitteln, ist Teamarbeit von Produktion, Prüffeld, Entwicklung und Qualitätssicherung. Auf die Bedeutung des prüfgerechten Entwurfs (Design for Test / DFT) wird anhand zahlreicher Beispiele aus der Praxis hingewiesen.

Schwerpunkt des Seminars sind die Eigenschaften, Vor- und Nachteile und die Anwendung gängiger Prüf- und Testverfahren wie In-Circuit-Test (ICT), Flying-Probe-Test (FPT), Funktionstest (FT). Auf das Verfahren Boundary-Scan-Test (BST/JTAG/IEEE1149.1) wird detailliert eingegangen und dessen grundlegende Mechanismen und Voraussetzungen erklärt.

Beginn:

Thursday, April 18, 2024, 9:00 AM Uhr

Ende:

Friday, April 19, 2024, 4:30 PM Uhr

Veranstaltungsort:

Online

Website & Anmeldung:

<https://www.tae.de/35851.00.005>